E 类功率放大器设计(summary)

2019. 4. 24 SF_FLOWER

引言:本文主要介绍了 E 类功率放大器的主要特点和以及在利用 ADS 软件设计的基本流程。在仿真流程中着重介绍了 LoadPull 和 SourcePull 两个仿真模板的使用方法。当然文中也详细介绍了在仿真器件遇到的几个坑以及解决过程。在这里要特别感谢科创的长数君,以及极速外卖在前期给予了关键性的指点。

(本文即是总结,也是希望给以后的童鞋们提供一个做 E 类功放的样板,供大家学习。当然,本人水平有限,在仿真过程中也有很多不太懂的地方,也希望大家不吝赐教)

关键词: E 类功率放大器设计; ADS 仿真; SourcePull; LoadPull; 新手入门; 一、 **什么是 E 类功放**

就现在我的了解,功率放大器主要有7种拓扑结构。其中有我们非常熟悉的A 类,B类(有交越失真),以及AB类线性放大器,也有C类、D类、E类、F类等 非线性放大器。在高频电路中,人们常把D类,E类,F类归为开关类功率放大器。

E 类功率放大器,因其简单的拓扑结构和较高效率,在功放中拥有着独特的地位。在不考虑无源器件损耗的情况下,E 类功放的效率能够达到 100%。理想情况下,E 类功放的晶体管工作在开关状态。

, 5天为从的阳阳后上下位月入低心。

在晶体管导通的时候,有电流,但没有电压。

在晶体管关断的时候,有电压,但是没电流。

从而实现电压与电流的错位,从而降低晶体管的损耗,从而提供整个电路的效率。



图 1. 1 E 类功率放大器电路图

(并联电容 CO、 扼流圈 RFC、串联谐振电路 LSCS 和负载电阻 RL 组成, 其中 并联电容 CO 等于晶体管本身的输出电容与负载网络额外电容之和)

二、 功率放大器的基本设计步骤



图 2. 1 功率放大器的基本设计步骤

器件选型:要保证器件到极值都能够满足设计的参数要求。 设置参考点:

参考点的选择关系到整个放大电路的工作状态,E 类供放要工作在开 关状态,因此要接近阈值电压。

器件参数计算:

主要用来确定整个电路的谐振频率,带宽大小(Such as CO, LSCS) 最佳输入和输出阻抗:

利用源牵引(SourcePull)和负载(LoadPull)牵引,来确定功率放大器的最佳 匹配点。

HB 参数仿真:

用来测试设计的指标。比如效率(PAE),输出功率,输出饱和功率,以及 E 类 功率放大器谐波大小仿真。

PCB 与后仿真主要包括:

电容电感的实际器件选择,添加合理的微带线,从何让布局合理(奈何小花只做了原理图仿真,这里就不介绍了)

三、 E 类功率放大器的详细设计步骤

3.1 ADS 模型的导入不成功?

为了照顾那些想小花同学一样的初学者,难免有时会遇见模型导入不成功的问题。当然,大部分器件模型都可以从公司官网上下载的,但有时候,并不是有了器件模型就能直接用的,还需要下一个 ADS 软件的支持库。要是你出现以下报错,如图 3.1,那要恭喜你看到了这个文章。

Warning	detected by hpeesofsim during netlist parsing.
	Model `FSL_MRFE6VP6600N_FET2.FET2M1' (defined in file 'F:/ADS_PRO/Models
Warning	detected by hpeesofsim during netlist flattening.
Res	istor `FET2FSL1.R3' is shorted.
Error de `FSI	etected by hpeesofsim during netlist flattening. L_MRFE6VP6600N_FET2.FSL1' is an instance of an undefined model `FET2M1'.

图 3.1

ERROR detected by hpeesofsim during netlist flattening.

'FLS_MRFE6VP6600N_FET2.FSL1' is an instance of an undefined model 'FET2M1'

具体解决办法,是到器件公司的官网上去下载 ADS 软件支持库。具体的解决办 法可以参考小花同学的一个提问帖。

https://www.kechuang.org/t/83867

当然,在 ADS 里面,有一个简单的方式去找器件的模型库和软件支持库的。新 建一个原理图,在里面选择 Insert》》Component》》Component Library,在弹出 的对话框后,点击的左下角有一个 Download Libraries。之后就可以选择各个公 司的器件了。这样做还有一个好处是,要是需要软件支持库的,在首页也能直接 下载。不过有一些官网需要翻个墙才能进去。





硬件 软件 服务和支持 行业和技术 关于是德科技

Home > 硬件 > 详情

Vendor Component Libraries

Keysight EEsof EDA actively engages with component manufacturers to create model libraries that will enable you to access the lates are numerous vendors providing libraries for Keysight's Advanced Design System (ADS) and Genesys RF and Microwave Design Sof

Component vendors use Keysight software, hardware, and expertise to develop models for use in electronic design automation (EDA) vendors in this process, and using a web-based model delivery approach, Keysight EEsof customers can augment their existing ADS 100,000 parts with the latest available parts from the industry. Additionally, Keysight EEsof provides an easy-to-use Library Builder too supply ADS and/or Genesys model libraries for their components.

The ADS models provided by the vendors listed in the table below generally fall in one or more of these three categories: ADS design (2) and (

Models for ADS: Keysight Advanced Design System

Installation of the RF High Power Model Kit is required to run all RF High Power ADS models. Installation instructions are contained within the respective RF High Power Model Kit.

RF High Power Model Kit 2017 Rev 1.9 (for ADS2011, ADS2012, ADS2013, ADS2014, ADS2015, ADS2016 and ADS2017)

まち かん かん かん けん

			rfn 4	的软件库	
Product Model D	esign Kits Click a pa	rt number to download	1.		
Requires one of the RF	High Power Model Kits lis	sted above.			
A2G22S251-01S	AFT09S282N	MHE1003N	MRF7P20040H	MRF8S9202N	Parts Supported in Model
A2109VD030N	AFT18H357-24N	MHT1003N	MRF7S15100H	MRF8S9220H	
A2120D020N	AFT18H357-24S	MHT1004N	MRF7S18170H	MRF8S9232N	
A2120D040N	AFT18P350-4S2L	MHT1008N	MRF7S19080H	MRF8S9260H	档刑店
A2I20H060N	AFT18S230S	MHT2001N	MRF7S19170H	MRF8VP13350N	(实生)牛
A2122D050N	AFT18S260W31S	MHT2012N	MRF7S21080H	MRFE6P9220H	
A2I25D012N	AFT18S290-13S	MMRF1317H	MRF7S21110H	MRFE6S8046N	
A2125D025N	AFT20P060-4N	MMRF5014H	MRF7S21150H	MRFE6S9045N	
A2125H060N	AFT20P140-4WN	MRF13750H	MRF7S24250N	MRFE6S9046N	
A2T07D160W04S	AFT20S015N	MRF1518NT1	MRF7S27130H	MRFE6S9060N	
A2T07H310-24S	AFT21H350W03S	MRF1550N	MRF7S38010H	MRFE6S9125N	
A2T18H100-25S	AFT21S140W02S	MRF1570N	MRF8P20100H	MRFE6VP100H	
A2T18S160W31S	AFT21S220W02S	MRF1K50H	MRF8P20140WH	MRFE6VP5150N	
A2T18S165-12S	AFT21S230S	MRF1K50N	MRF8P20165WH	MRFE6VP5300N	
A2T20H330W24S	AFT21S240-12S	MRF24300N	MRF8P23080H	MRFE6VP5600H	
A2T21H100-25S	AFT23H160-25S	MRF300AN	MRF8P23160WH	MRFE6VP61K25H	
A0T0411000 040	AFTOCI IOOOIAIOOO	MORCOOTICOU	MOREDOCODOLL	MORECUDEAUOEN	

图 3. 4

3.2 E 类功率放大器的参数计算

具有并联电路的 E 类功率放大器是具有并联电容的 E 类功率放大器的变形。在 理想情况下,晶体管中高电压和大电流波形不会同时重叠,功率放大器的理论效 率为 100%。它的工作模式的实现也是依靠合适的负载网络,相较于并联电容的 E 类功率放大器,其电路中所产生的波形、相位角和电路元件值有所不同,而且该 电路更容易实现。具有并联电路的 E 类功率放大器如图 3.5 所示:



图 3. 5 并联电路的 E 类功率放大器

为了能让电路里面的大电压与大电流不重叠,是需要满足器件是需要满足一定 条件的。具体公式推导,请参照《E类功率放大器的研究与设计_程洋》。这里,就 直接拿出结论了,如图 3.6。

$$I_0 = \frac{V_{CC}}{R} \frac{8}{\pi^2 + 4} = 0.5768 \frac{V_{CC}}{R}$$
(3.23)

即可以的到负载电阻 R 值应为:

$$R = \frac{8}{\pi^2 + 4} \frac{V_{CC}^2}{P_{out}} = 0.5768 \frac{V_{CC}^2}{P_{out}}$$
(3.24)

再将式(3.24)带入式(3.20)和式(3.21)可得L和C的计算公式:

$$L = \frac{1.1525R}{\omega}$$
$$C = \frac{0.1836}{\omega R}$$
(3.25)

则输出端负载的无源器件L₀C₀的值为:

$$L_{0} = \frac{QR}{\omega}$$

$$C_{0} = \frac{1}{\omega QR}$$
(3.26)

其中Q为串联谐振网络的Q值,以上公式计算出了负载回路所有元件参数。

为了方便后学者,自己做了个 EXCEL 用来辅助计算,如图 3.7。

**	~	~	~	~		~	**
设计指标:	参数值	单位	标准值	参数名称	参数值	单位	标准值
中心频率:	25	MHz	25000000	并联电感L:	233.0028367	nH	2.33003E-07
频带宽度:	5	MHz	5000000	并联电容C:	87.21690881	pF	8.72169E-11
输出功率:	45	dBm	31.6227766	谐振电感Lo:	1.909859317	uH	1.90986E-06
功率增益:	≥20	dB		谐振电容Co:	21.22065908	pF	2.12207E-11
PAE输出效率:	≥85%						
电源电压:	32	V	32				
负载电阻:	50	Ω	50				
辅助计算区:			¢		Ţ		
圆周率刀:	3. 141592654						$ \longrightarrow $
角频率ω:	157079632.7	rad/s			لے		L_0 C_0
品质因数Q:	5	$=rac{f_0}{\Delta f}$		│ ┌──┤ <mark>●</mark> ┐	$\sum_{T_1} \sum_{i=1}^{L}$		
品质因数设定值:	6		E	+		$\frac{1}{c}$	$\geq R$
Vmax	116. 704	V		$\bigcirc u_i$	+ <i>V</i> _cc]
Imax	3. 558706422	А			-		
				41	=		

图 3.7

现在器件模型和主要的参数值都有了,接下来就可以在 ADS 上搭建自己的电路 了。下文着重介绍一下源牵引和负载牵引在设计过程中的应用细节。

3.2 E 类功率放大器的设计过程。

本文设计选择的功放是 Freescale 的 MRFE6VP6300H(现在是 NXP),此器件 VDS 最高耐压有 130V,使用的频率范围为 1.8MHz 到 600MHz。要是有兴趣,可以自己 去官网下个 DataSheet 看一看,也可以在小花同学提供的附件中找到。





图 3. 10 DC_SWEEP 的原理图



由于 E 类功率放大器本事是一种开关型功放,所以要想器件工作在开关状态,就要选取合适的阈值电压,从而让晶体管在导通与关闭之间快速切换。

由 Datasheet 可以得知, MRFE6VP6300H 的阈值电压 Vth 大约在 1.7V-2.7V 之间, 如图 3.12。本设计的参考点设置为 2.6V。VDS 电压选择为 32V, 由最大电压 公式可以求得 VDSmax=116.7V, 也在功率管的耐压范围内。

小花语录:由于参考点的选取关系到整个电路的增益,放大倍数。在仿真后期, 要是设计指标迟迟达不到,不妨Turning一下偏置电压。

Dn	Characteristics	

Gate Threshold Voltage (1) ($V_{DS} = 10 \text{ Vdc}, I_D = 480 \mu\text{Adc}$)	V _{GS(th)}	1.7	2.2	2.7	Vdc
Gate Quiescent Voltage $(V_{DD} = 50 \text{ Vdc}, I_D = 100 \text{ mAdc}, \text{Measured in Functional Test})$	V _{GS(Q)}	2.0	2.5	3.0	Vdc
Drain-Source On-Voltage (1) (V _{GS} = 10 Vdc, I _D = 1 Adc)	V _{DS(on)}	_	0.25	_	Vdc

图 3. 12

STEP 3:稳定系数和最大增益仿真

为了器件稳定工作,不出现震荡,需要加入一些稳定环节。如图 3.13 中的 R1, R2,C1,C2。最大增益与稳定系数如图 3.14,图 3.15 所示。图中的其他参数都可 以参照图 3.7 中的设计数据。



图 3. 13 MaxGain and StabFact 参数仿真



作为一个新手入门贴,在这个地方自然不能草草了事,这里的坑一个接着一个,防不胜防。

主要是两个原因:

第一,是有的 ADS 仿真版本里面无法找到 SoursePull 和 LoadPull 的仿真模板;

第二,第二,是大多数的资料对 SoursePull 与 LoadPull 的参数设置很少提及, 在我们仿真时因设置不规范,而导致结果不收敛,从而无法得到我们想 要的结果。

为了保证整体思路的连贯性,第两点的解决方案,小花同学将在文章末尾进行 单独介绍。

在设计过程中, SourcePull 和 LoadPull 是需要进行多次迭代设计的, 因为

负载不同,最佳输入阻抗会不同;输入阻抗不同,又会导致最佳负载也会发生变化。

小花语录: 在进行迭代过程中,要适时的改变负载和源的阻抗。具体面板请见图 3.16 的"Set Load and Source impedance at harmonic frequencies",这里面 的参数主要是来设置,信号在基波和高次谐波的输入的源阻抗和负载上的阻抗。

时不我待,让我们先来一睹这神奇的牵引技术吧。

在原理图中,通过DesignGuide》》Amplifer》》1-Tone Nonlinear Simulations》》 Load Pull - PAE, Output Power Contours 建立一个负载牵引图。Load Pull 仿真 原理图如图 3.16, 仿真结果如图 3.17 所示。





图 3. 17(2) Load pull 仿真模板

总的来说, ADS 软件是非常的友好, 基本上将每个面板里面的各个参数的作用 都进行了详细的介绍。简单了来说, 就是通过穷举法, 扫描每个阻抗点的输出功 率和效率, 从而找到系统内的一个最优解。

只要你取得点够多,扫描的范围够大,输出总能表现出收敛特性。要想加详细 了解 SourcePull 和 LoadPull 的不收敛问题,可以参考吾爱 IC 社区的的一篇专门 介绍 LoadPull 的帖子。

射频功率放大器 ADS 负载牵引(Load Pull)设计要点归纳 http://www.52-ic.com/?p=957

不过与他意见不同的是,小花同学,更喜欢上面两个图,因为第一个图可以很快的确定收敛点的位置,方便在第四个图找到最佳阻抗点,而第二个图,因为 Z0=10,可以让你直接读出实际的阻抗值。

SourcePull 与 LoadPull 类似,这里将不再进行赘述。接下来看一看小花同学的仿真结果。



为了仿真更加简洁,小花同学将原理图进行打包。如图 3.18 所示。

图 3. 18

负载牵引参数设置以及仿真结果如图 3.19, 图 3.20 所示。



源牵引参数设置以及仿真结果如图 3.31,图 3.22 所示。



图 3. 22

E 类功率放大器最重要的是其效率。放大器的效率不仅与匹配有关,也与放大器的频率,输入功率,偏置点有很大的关系。通过2次源牵引和负载牵引的迭代,最终确定输入阻抗为Zin=8.919+j*11.522;负载阻抗为Z1oad=11.328+j*110.302; STEP5:利用 Smith 圆图进行阻抗匹配

这里小花为了偷懒,就不介绍具体的操作流程了,详情可以参考《ADS2008 射频电路设计与仿真实例》,但有几个地方需要强调,通过 Source Pull 和 Load Pull

仿真得到的最佳阻抗就是需要的实际阻抗,不需要取共轭值,所以要小心 Smith 空间直接给取了共轭。最终的匹配结果如图 3.23 所示。



STEP6:HB 参数仿真

在原理图里通过 DesignGuide》》Amplifier》》Power Amplifer Examples -By Class of Operation》》Class E》》Spectrum, Harmonic Distortion, and PAE vs. Power.

这个模板可以仿真频谱,谐波损耗,以及功率放大器在不同的功率下效率和输出功率。仿真电路图如图 3.24 所示,这里小花同学还是将原理图进行了打包。



图 3. 24

由于仿真结果较多,我们一个一个来看一下。(输出结果有很多,部分小花同学也 不懂,希望有识之士,多多指教)。

首先,咱们现在参观看一下晶体管漏级上电压与流入晶体管电流的关系。如图 3.25。可以清晰的看到电压与电流有明显的相位差。而且最大电压也和我们理论 值相仿。





如图 3.27,我么可以得知,输出的最大功率为 47.56dBm,最大功率增益为 32.81, 在 RFpower 为 28dBm 时,传输效率最大,有 92.269%。



四、 文章总结

现在回顾一下本文的内容,首先是介绍了 E 类功放的基本特点,接着介绍了功率放大器设计的基本流程,不过这里小花同学并没有设计 PCB 做电磁场仿真。之后就开始介绍了利用 ADS 软件进行 E 类功率放大器设计的基本流程,在文中还介绍了自己遇到几个坑:

第一、 下载了 ADS 模型后不能用, 需要安装 ADS 版本的支持库

第二、 在有的 ADS 仿真版本里面无法找到 SoursePull 和 LoadPull 的仿真模板; 具体原因是 ADS 软件,将模板打包了,需要解压缩包,重新替换一下。具体解 决方案如下:

那先来看看小花同学能用的状态下, ADS 软件的库模型, 可以在 Powerampdg 文件夹中看到 data, powerampdg, 和一个 ui 文件如图 4.1。请注意这里的 ui 文 件, 因为在 ADS 的压缩包中只有 data 和 poweramgdg 文件如图 4.2。

操作步骤就是将压缩包解压到 projects 文件夹下,从而替换原有的 powerampdg 文件,当然,还要将原文件中的 ui 文件夹复制到压缩包解压的文件价 中去。

磁盘 (D:) > Agilent >	ADS2016_06 → designgu	ides → projects →	powerampdg	
~ 名称	日期	∨ 类型	大小	标记
📕 data	2019/4/19 20:08	文件夹		
📕 powerampdg	2019/4/19 20:08	文件夹		
📕 ui	2019/4/19 20:11	文件夹		
📄 BJT_dynamic_LL.d	2014/3/25 7:50	DDS Image	39 KB	
📄 BJT_ft_fmax_vsBia	2014/3/25 7:50	DDS Image	83 KB	
BJT_IV_Gm_Power	2014/3/25 7:50	DDS Image	131 KB	
BJT_SP_NF_Match	2014/3/25 7:50	DDS Image	365 KB	
📄 BJT_Stab_vs_bias	2014/3/25 7:50	DDS Image	42 KB	
ClassS_PA_1.dds	2014/3/25 7:50	DDS Image	59 KB	
📄 dds.cfg	2015/10/5 16:30	文本文档	1 KB	
📄 de_sim.cfg	2015/10/5 16:31	文本文档	1 KB	
📄 de_sim.cfg.old	2015/10/5 16:28	OLD 文件	1 KB	
📄 FET_dynamic_LL.d	2014/3/25 7:50	DDS Image	39 KB	
FET_ft_fmax_vsBia	2014/3/25 7:50	DDS Image	80 KB	
FET_IV_Gm_Power	2014/3/25 7:50	DDS Image	123 KB	
FET_SP_NF_Match	2014/3/25 7:50	DDS Image	364 KB	
📄 FET_Stab_vs_bias	2014/3/25 7:50	DDS Image	42 KB	
📄 Gain_and_Stab_op	2014/3/25 7:50	DDS Image	37 KB	
📄 HarmGammaOpt	2014/3/25 7:50	DDS Image	186 KB	
📄 HarmGammaOpt	2014/3/25 7:50	DDS Image	207 KB	
📄 HarmZopt1tone.d	2014/3/25 7:50	DDS Image	184 KB	
L'	图 4.1 能用的状态下	projects/power	amgdg	

_										
	data	data		2019/4/	2019/4/19 19:58 文件		夹			
1	powerampd	9		2019/4/19 20:08		19 20:08	文件	夹		
1	ui				2018/6/9	9 8:52	文件	夹		
	powerampd	g.7z			2016/1/	16 11:58	360)	压缩 7Z 文件	13,669 KB	
_									_	
1	📕 powerampd	lg.7z - 360压	缩			文件	操作	工具 帮助	♈ 🗢 🗆 🗖	
	Note the second								1	
		powera	mpdg.7z - 解包	太小为 116.	B MB					¥
4	名称					压缩前	压缩后	类型	修改日期	^
	📕 (上级目录)							文件夹		
	📕 data							文件夹	2015-10-05 16:30	
	📕 powerampd	g						文件夹	2015-10-05 16:31	
	📄 BJT_dynamie	c_LL.dds				38.9 KB		DDS Image	2014-03-25 07:50	
	BJT_ft_fmax	vsBias.dds				82.1 KB		DDS Image	2014-03-25 07:50	
	BJT_IV_Gm_F	PowerCalcs.d	lds			130.1 KB		DDS Image	2014-03-25 07:50	
	BJT_SP_NF_N	Match_Circ.d	ds			365.0 KB		DDS Image	2014-03-25 07:50	
	BJT_Stab_vs	bias.dds				41.3 KB		DDS Image	2014-03-25 07:50	
	ClassS_PA_1.	.dds				58.8 KB		DDS Image	2014-03-25 07:50	
	dds.cfg					1 KB		文本文档	2015-10-05 16:30	
	de_sim.cfg					1 KB		文本文档	2015-10-05 16:31	
	de_sim.cfg.o	ld				1 KB		OLD 文件	2015-10-05 16:28	
	FET_dynamic	c_LL.dds				38.9 KB		DDS Image	2014-03-25 07:50	
	FET_ft_fmax_	vsBias.dds				79.8 KB		DDS Image	2014-03-25 07:50	
	FET_IV_Gm_F	PowerCalcs.d	lds			122.4 KB		DDS Image	2014-03-25 07:50	
	FET_SP_NF_N	Match_Circ.d	ds			363.2 KB		DDS Image	2014-03-25 07:50	
	FET_Stab_vs	bias.dds				41.3 KB		DDS Image	2014-03-25 07:50	
	Gain_and_St	ab_opt.dds				36.9 KB		DDS Image	2014-03-25 07:50	~
	大小: 13.3 MB #	ŧ 782 个文件	和 278 个文件夹	压缩率 11.4	%					

图 4.2

第三、 在利用 SoursePull 与 LoadPull 仿真模板时,结果总是不收敛,无法确定, 最佳效率点,主要原因是因为,设置扫描的阻抗范围不够大,扫描的点不够多。 最后,附上自己的工程图,如图,每一步都分开保存了,对哪一步有疑问的可以 自己动手仿真一下。

Image: Solution of the state of the sta	File View Options Tools Window DesignKits DesignGuide Help
File View Folder View Library View Y IMREGVP6300H > > © 1_MRFE6VP6300H > > > © 2_DC_Sweep > > > @ 2_DC_Sweep,dds > > > © 3_Set_BiasPoint > © 3_Set_DA_FETBias1_E_PowerAmplifer_1 > © 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1 > > % 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 > % 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds > © 6_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds > © 7_HB1Tone_LoadPull > 7_HB1Tone_SourcePull > 7_HB1Tone_SourcePull > % 8_E_PowerAmplifer_V1_Match > % 8_E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 > % 8_E_PowerAmplifer_V1_HB > % 9_E_PowerAmplifer_V1_HB.v2 > % 9_E_PowerAmplifer_V1_HB.v2 > % 9_E_PowerAmplifer_V1_HB.v2 > % 9_E_PowerAmplifer_V1_HB.v2.dds > % A_E_PowerAmplifer_V1_Match_LAST_V1 > % A_E_PowerAmplifer_V1_Match_LAST_V1 > % B_E_PowerAmplifer_V1_HB.v2.dds > % G_E_PowerAmplifer_V1_HB.v2.dds > % G_E_PowerAmplifer_V1_HB.v2.dds > % G_E_PowerAmplifer_V1_HB.v2.dds > % G_E_PowerAmplifer_V1_HB.	🔂 😿 🖳 🌠 🌄 🔁 🏷 🔤 🗣
 W F:\ADS_PRO\E_PowerAmplifer\E_PowerAmplifer_MRFE6VP6300H_Further_wrk I_MRFE6VP6300H I_DC_Sweep 2_DC_Sweep, 2_DC_Sweep, 2_DC_Sweep, 2_DC_Sweep, 2_DC_Sweep, 2_DC_Sweep, 3_Set_BiasPoint I_S = LD_FETBias1_E_PowerAmplifer_1 I_S = E_PowerAmplifer_V1_MAXGain_and_StabFact_V1.dds I_S = PowerAmplifer_V1_MAXGain_and_StabFact_V1.dds I_S = PowerAmplifer_V1_MAXGain_and_StabFact_V2 I_S = PowerAmplifer_V1_MAXGain_and_StabFact_V2 I_S = PowerAmplifer_Source_Load_Package I_HBITone_LoadPull T_HBITone_SourcePull T_HBITone_SourcePull.dds I_S = PowerAmplifer_V1_Match.dds I_S = PowerAmplifer_V1_Match_LAS I_S = PowerAmplifer_V1_Match_DA_SmithChartMatch1 I_S = PowerAmplifer_V1_HB.dds I_S = PowerAmplifer_V1_HAST_HB I_S = PowerAmplifer_V1_Package I_S = PowerAmplifer_V1_Package I_C_HBITonePAE_Pswp_ClassE.dds 	File View Folder View Library View
 C 1_MRFE6VP6300H C 2_DC_Sweep Z_DC_Sweep, Z_SE_PowerAmplifer_V1_MAXGain_and_StabFact_V1.dds S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds C 5_E_PowerAmplifer_Source_Load_Package C_T_HB1Tone_LoadPull T_HB1Tone_SourcePull T_HB1Tone_SourcePull T_HB1Tone_SourcePull T_HB1Tone_SourcePull Z_THB1Tone_SourcePull Z_B_PowerAmplifer_V1_Match.dds C_B_E_PowerAmplifer_V1_Match.dds S_B_PowerAmplifer_V1_Match_DA_SmithChartMatch1 C_B_E_PowerAmplifer_V1_HB Y_E_PowerAmplifer_V1_HB Y_E_PowerAmplifer_V1_HB_v2 Y_B_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1.dds C_B_E_PowerAmplifer_V1_Match_LAST_V1.dds C_E_PowerAmplifer_V1_AST_HB M_B_E_PowerAmplifer_V1_AST_HB M_B_E_PowerAmplifer_V1_Package C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	✓ W F:\ADS PRO\E PowerAmplifer\E PowerAmplifer MRFE6VP6300H Further wrk
 C 2_DC_Sweep 2_DC_Sweep,dds C 3_Set_BiasPoint C 3_Set_DA_FETBias1_E_PowerAmplifer_1 C 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1 S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds C 6_E_PowerAmplifer_Source_Load_Package C 7_HB1Tone_LoadPull T_HB1Tone_SourcePull T_HB1Tone_SourcePull.dds C 8_E_PowerAmplifer_V1_Match.dds C 8_E_PowerAmplifer_V1_Match.dds C 8_E_PowerAmplifer_V1_Match.dds C 9_E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 C 8_E_PowerAmplifer_V1_HB.dds C 9_E_PowerAmplifer_V1_HB.dds C 9_E_PowerAmplifer_V1_HB.dds C A_E_PowerAmplifer_V1_Match_LAST_V1 M_E_PowerAmplifer_V1_Match_LAST_V1 M_E_PowerAmplifer_V1_Match_LAST_V1 M_E_PowerAmplifer_V1_Atch_LAST_V1.dds C A_E_PowerAmplifer_V1_Atch_LAST_V1.dds C C_E_PowerAmplifer_V1_AcsT_HB.dds C C_E_PowerAmplifer_V1_Package C C_HB1TonePAE_Pswp_ClassE C C_HB1TonePAE_Pswp_ClassE.dds 	> C 1_MRFE6VP6300H
 2 DC_Sweep.dds 2 3 Set_BiasPoint 2 3 Set_DA_FETBias1_E_PowerAmplifer_1 5 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1 5 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 5 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 6 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds 6 6_E_PowerAmplifer_Source_Load_Package 2 7_HB1Tone_LoadPull 7_HB1Tone_LoadPull.dds 6 7_HB1Tone_SourcePull.dds 6 8_E_PowerAmplifer_V1_Match.dds 6 8_E_PowerAmplifer_V1_Match.dds 6 8_E_PowerAmplifer_V1_Match.dds 6 8_E_PowerAmplifer_V1_Match.dds 6 9_E_PowerAmplifer_V1_HB.v2 9 9_E_PowerAmplifer_V1_HB.v2 9 9_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_AST_HB B_E_PowerAmplifer_V1_Package C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	> C 2_DC_Sweep
 C 3 Set_DA_FETBias1_E_PowerAmplifer_1 C 3 Set_DA_FETBias1_E_PowerAmplifer_1 C 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1 S 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 S 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 S 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds C 6_E_PowerAmplifer_Source_Load_Package C 7_HB1Tone_LoadPull T_HB1Tone_LoadPull T_HB1Tone_SourcePull.dds C 8_E_PowerAmplifer_V1_Match.dds C 8_E_PowerAmplifer_V1_Match.dds C 8_E_PowerAmplifer_V1_Match.dds C 9_E_PowerAmplifer_V1_Match.DA_SmithChartMatch1 C 8_E_PowerAmplifer_V1_HB 9_E_PowerAmplifer_V1_HB 9_E_PowerAmplifer_V1_HB 9_E_PowerAmplifer_V1_HB.dds C 9_E_PowerAmplifer_V1_HB.dds C 9_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1 B_E_PowerAmplifer_V1_Match_LAST_V1.dds C A_E_PowerAmplifer_V1_AST_HB B_E_PowerAmplifer_V1_Package C _HB1TonePAE_Pswp_ClassE.dds 	2_DC_Sweep.dds
 3 Set DA_FETBias1_E_PowerAmplifer_1 5 E_PowerAmplifer_V1_MAXGain_and_StabFact_V1 5 E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 5 E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 5 E_PowerAmplifer_Source_Load_Package 6 E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds 6 E_PowerAmplifer_Source_Load_Package 7 _HB1Tone_LoadPull 7 _HB1Tone_SourcePull.dds 6 B_PowerAmplifer_V1_Match 8 E_PowerAmplifer_V1_Match 8 E_PowerAmplifer_V1_Match 8 E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 6 B_PowerAmplifer_V1_Match_DA_SmithChartMatch2 9 E_PowerAmplifer_V1_HB 9 E_PowerAmplifer_V1_HB.dds C 9 E_PowerAmplifer_V1_HB.dds C 9 E_PowerAmplifer_V1_HB.dds C 9 E_PowerAmplifer_V1_Match_LAST_V1 A E_PowerAmplifer_V1_Match_LAST_V1 A E_PowerAmplifer_V1_Match_LAST_V1.dds C B_E_PowerAmplifer_V1_Package C HB1TonePAE_Pswp_ClassE C C_HB1TonePAE_Pswp_ClassE.dds 	> C 3_Set_BiasPoint
<pre>> © 5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1</pre>	Set_DA_FETBias1_E_PowerAmplifer_1
 S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1.dds S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2 S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds C_E_PowerAmplifer_Source_Load_Package T_HB1Tone_LoadPull T_HB1Tone_SourcePull T_HB1Tone_SourcePull T_HB1Tone_SourcePull S_E_PowerAmplifer_V1_Match_dds C_B_E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 C_B_E_PowerAmplifer_V1_Match_DA_SmithChartMatch2 C_PE_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_E_PowerAmplifer_V1_HB.dds C_B_EPowerAmplifer_V1_HB.dds C_A_E_PowerAmplifer_V1_Atch_LAST_V1 M_A_E_PowerAmplifer_V1_LAST_HB B_E_PowerAmplifer_V1_LAST_HB B_E_PowerAmplifer_V1_Package C_HBITonePAE_Pswp_ClassE C_HBITOnePAE_Pswp_ClassE.dds 	S_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1
 S E PowerAmplifer_V1_MAXGain_and_StabFact_V2 S E PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds C 6 E PowerAmplifer_Source_Load_Package C 7 HB1Tone_LoadPull T 7 HB1Tone_LoadPull T HB1Tone_SourcePull T 7 HB1Tone_SourcePull.dds C 8 E PowerAmplifer_V1_Match 8 E PowerAmplifer_V1_Match_DA_SmithChartMatch1 C 8 E PowerAmplifer_V1_Match_DA_SmithChartMatch2 C 9 E PowerAmplifer_V1_HB.dds C A E PowerAmplifer_V1_Match_LAST_V1 A E PowerAmplifer_V1_Match_LAST_V1.dds C A E PowerAmplifer_V1_AST_HB M B E PowerAmplifer_V1_LAST_HB.dds C A B E PowerAmplifer_V1_Package C C E PowerAmplifer_V1_Package C C HB1TonePAE_Pswp_ClassE.dds 	5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V1.dds
 S E PowerAmplifer V1_MAXGain_and_StabFact_V2.dds C 6 E PowerAmplifer_Source_Load_Package C 7_HB1Tone_LoadPull T 7_HB1Tone_LoadPull.dds C 7_HB1Tone_SourcePull T 7_HB1Tone_SourcePull.dds C 8 E PowerAmplifer_V1_Match 8 E PowerAmplifer_V1_Match_DA_SmithChartMatch1 C 8 E PowerAmplifer_V1_Match_DA_SmithChartMatch2 C 9 E PowerAmplifer_V1_HB. 9 E PowerAmplifer_V1_HB. 9 E PowerAmplifer_V1_HB.dds C 9 E PowerAmplifer_V1_HB. 9 E PowerAmplifer_V1_HB. 9 E PowerAmplifer_V1_HB. 9 E PowerAmplifer_V1_HB.v2.dds C A E PowerAmplifer_V1_Match_LAST_V1 A E PowerAmplifer_V1_LAST_HB B E PowerAmplifer_V1_Package C C E PowerAmplifer_V1_Package C C HB1TonePAE_Pswp_ClassE C C_HB1TonePAE_Pswp_ClassE.dds 	5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2
 < < < < < < < < < < <!--</td--><td>5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds</td>	5_E_PowerAmplifer_V1_MAXGain_and_StabFact_V2.dds
 C 7_HB1Tone_LoadPull T HB1Tone_LoadPull.dds C 7_HB1Tone_SourcePull T HB1Tone_SourcePull.dds E 8_E PowerAmplifer_V1_Match 8_E PowerAmplifer_V1_Match_DA_SmithChartMatch1 E 8_E PowerAmplifer_V1_Match_DA_SmithChartMatch2 G 9_E PowerAmplifer_V1_HB 9_E PowerAmplifer_V1_HB.dds C 9_E PowerAmplifer_V1_HB.v2 9_E PowerAmplifer_V1_HB_v2.dds C A_E PowerAmplifer_V1_Match_LAST_V1 A_E PowerAmplifer_V1_LAST_HB B_E PowerAmplifer_V1_LAST_HB C G_E PowerAmplifer_V1_Package C C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	C 6_E_PowerAmplifer_Source_Load_Package
 7_HB1Tone_LoadPull.dds C 7_HB1Tone_SourcePull 7_HB1Tone_SourcePull.dds C 8_E_PowerAmplifer_V1_Match 8_E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 C 8_E_PowerAmplifer_V1_Match_DA_SmithChartMatch2 C 9_E_PowerAmplifer_V1_HB 9_E_PowerAmplifer_V1_HB.v2 9_E_PowerAmplifer_V1_HB_v2.dds C A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_LAST_HB B_E_PowerAmplifer_V1_LAST_HB C C_E_PowerAmplifer_V1_Package C _HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	> C 7_HB1Tone_LoadPull
 C 7_HB1Tone_SourcePull 7_HB1Tone_SourcePull.dds C 8_E_PowerAmplifer_V1_Match 8_E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 C 8_E_PowerAmplifer_V1_Match_DA_SmithChartMatch2 C 9_E_PowerAmplifer_V1_HB 9_E_PowerAmplifer_V1_HB.v2 9_E_PowerAmplifer_V1_HB_v2.dds C A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_LAST_HB B_E_PowerAmplifer_V1_LAST_HB C C_E_PowerAmplifer_V1_Package C _HB1TonePAE_Pswp_ClassE C _HB1TonePAE_Pswp_ClassE.dds 	7_HB1Tone_LoadPull.dds
 7_HB1Tone_SourcePull.dds 8_E_PowerAmplifer_V1_Match 8_E_PowerAmplifer_V1_Match.dds 8_E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 8_E_PowerAmplifer_V1_HA 9_E_PowerAmplifer_V1_HB 9_E_PowerAmplifer_V1_HB_v2 9_E_PowerAmplifer_V1_HB_v2.dds C_A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_LAST_HB B_E_PowerAmplifer_V1_LAST_HB C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	> C 7_HB1Tone_SourcePull
 & & & E PowerAmplifer_V1_Match & & & E PowerAmplifer_V1_Match.dds & & & E PowerAmplifer_V1_Match_DA_SmithChartMatch1 & & & & E PowerAmplifer_V1_Match_DA_SmithChartMatch2 & & &	7_HB1Tone_SourcePull.dds
 8 E_PowerAmplifer_V1_Match.dds C 8 E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 C 8 E_PowerAmplifer_V1_Match_DA_SmithChartMatch2 C 9 E_PowerAmplifer_V1_HB 9 E_PowerAmplifer_V1_HB_v2 9 9 E_PowerAmplifer_V1_HB_v2.dds C A_E_PowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_LAST_HB B E_PowerAmplifer_V1_LAST_HB C C_E_PowerAmplifer_V1_Package C C_HB1TonePAE_Pswp_ClassE C C_HB1TonePAE_Pswp_ClassE.dds 	> C 8 E PowerAmplifer_V1_Match
 & 8 E_PowerAmplifer_V1_Match_DA_SmithChartMatch1 & 8 E_PowerAmplifer_V1_Match_DA_SmithChartMatch2 & 9 E_PowerAmplifer_V1_HB @ 9 E_PowerAmplifer_V1_HB_v2 @ 9 E_PowerAmplifer_V1_HB_v2.dds & A_E_PowerAmplifer_V1_Match_LAST_V1 @ A_E_PowerAmplifer_V1_Match_LAST_V1.dds & B_E_PowerAmplifer_V1_LAST_HB @ B_E_PowerAmplifer_V1_LAST_HB.dds & C_E_PowerAmplifer_V1_Package & C_HB1TonePAE_Pswp_ClassE.dds 	8 - PowerAmplifer_V1_Match.dds
 & 8 E PowerAmplifer_V1_Match_DA_SmithChartMatch2 & 9 E PowerAmplifer_V1_HB & 9 E PowerAmplifer_V1_HB_v2 & 9 E PowerAmplifer_V1_HB_v2.dds & A E PowerAmplifer_V1_Match_LAST_V1 & A E PowerAmplifer_V1_Match_LAST_V1.dds & B E PowerAmplifer_V1_LAST_HB & B E PowerAmplifer_V1_LAST_HB.dds & C E PowerAmplifer_V1_Package & C _HB1TonePAE_Pswp_ClassE & C _HB1TonePAE_Pswp_ClassE.dds 	Set 8 - PowerAmplifer_V1_Match_DA_SmithChartMatch1
 C 9_E_POWErAmplifer_V1_HB 9_E_POWErAmplifer_V1_HB_dds C 9_E_POWErAmplifer_V1_HB_v2 9_E_POWErAmplifer_V1_HB_v2.dds C A_E_POWErAmplifer_V1_Match_LAST_V1 A_E_POWErAmplifer_V1_Match_LAST_V1.dds C B_E_POWErAmplifer_V1_LAST_HB B_E_POWErAmplifer_V1_LAST_HB.dds C C_E_POWErAmplifer_V1_Package C C_HBITONEPAE_Pswp_ClassE C_HBITONEPAE_Pswp_ClassE.dds 	Set 8 - E PowerAmplifer_V1_Match_DA_SmithChartMatch2
 Solution Sol	> C 9 E PowerAmplifer VI HB
 Section Section 2 Secti	S D D D D D D D D D D D D D D D D D D D
 Second Strain Str	→ S = PowerAmplifer VI - H5 V2
 APowerAmplifer_V1_Match_LAST_V1 A_E_PowerAmplifer_V1_Match_LAST_V1.dds B_E_PowerAmplifer_V1_LAST_HB B_E_PowerAmplifer_V1_Package C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	A E DowerAmplifer VI_Match LAST VI
 A	A _ DowerAmplifer_V1_Match_LAST_V1
 BPowerAmplifer_V1_LAST_HB.dds C_EPowerAmplifer_V1_Package C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	R P. DowerAmplifer_V1_Match_LAST_V1.dds
 C_PowerAmplifer_V1_CAST_Int.dds C_EPowerAmplifer_V1_Package C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	B - DowerAmplifer V1 LAST HB ddc
 C_HB1TonePAE_Pswp_ClassE C_HB1TonePAE_Pswp_ClassE.dds 	C C PowerAmplifer VI Package
Image: State of the state o	C C HB1TONDERF PRINCIPAL CASE
	C HB1TonePAE Pswp_classe